

ОПТИМАЛЬНАЯ СИСТЕМА ОТЛАДКИ СЛОЖНЫХ КОМПЛЕКСОВ ПРОГРАММ

Рассматриваются методы разбиения структуры комплекса программ на части, их автономной отладки, последовательного объединения отлаженных частей и их последующей связанной отладки.

Ключевые слова: стратегия системной отладки, горизонтальные и вертикальные стратегии, затраты на системную отладку, технология программных модулей.

В настоящее время применяются различные стратегии системной отладки, среди которых выделяются группы горизонтальных и вертикальных стратегий. Стратегии отладки первой группы предусматривают последовательную отладку комплекса программ по уровню структуры («сверху вниз» или «снизу вверх»). Ко второй группе относятся стратегии отладки, учитывающие технологию (последовательность) реализации программных модулей в процессе функционирования комплекса программ¹.

Реализация любой стратегии требует разбиения структуры комплекса программ на части, автономной отладки полученных частей программы, последовательного объединения автономно отлаженных частей и их связанной отладки вплоть до исходной структуры комплекса программ.

Выбор стратегии системной отладки предлагается осуществлять на основе использования графа Г и схем исследуемого комплекса программ. Граф Г представляет собой ориентированный граф, вершинами которого являются подпрограммы комплекса, дугами – связи по управлению между ними. Вершинам графа поставлены в соответствие возможные последовательности реализации вершин нижестоящего уровня.

Множество стратегий системной отладки определяется в первую очередь множеством возможных вариантов разбиения графа Γ на подграфы с целью их автономного тестирования и множеством возможных вариантов объединения полученных подграфов с целью их связного тестирования. Поэтому любая стратегия системной отладки задает множество подграфов разбиения графа Γ : $P^m = \{p_1, \dots, p_6, \dots, p_M^m\}$ и последовательность объединения этих подграфов до исходной графовой структуры:

$$\tilde{P}^{mn} = \{\tilde{p}_1^{mn}, \dots, \tilde{p}_k^{mn}, \dots, \tilde{p}_N^{mn}\},$$

где \tilde{p}_N^{mn} совпадает с графом Γ .

Задача выбора оптимальной стратегии системной отладки состоит в выборе разбиения P^{m*} , графа Γ и последовательности объединения подграфов \tilde{P}^{mn*} , обеспечивающих оптимальные временные или стоимостные характеристики системной отладки.

Временные (стоимостные) затраты на системную отладку с использованием определенной mn -стратегии ее организации складываются из двух составляющих $\bar{T}_{mn}^{разб}(C_{mn}^{разб})$, $T_{mn}^{объед}(C_{mn}^{объед})$, первая из которых характеризует время (стоимость) автономной отладки всех подграфов графа Γ , полученных в результате его разбиения по mn -стратегии, вторая – время (стоимость) проведения последовательности этапов объединения подграфов и их связной отладки по mn -стратегии.

Время и стоимость автономной отладки подграфов разбиения определяются выражениями:

$$\bar{T}_{mn}^{разб} = \sum_v t_{vmn}; \quad \bar{C}_{mn}^{разб} = \sum_v C_{vmn},$$

где t_{vmn} и C_{vmn} – время и стоимость автономной отладки v -го подграфа разбиения.

Время автономной отладки может быть также определено с учетом возможностей одновременной отладки некоторого множества подграфов разбиения в случае наличия соответствующих ресурсов вычислительной техники и программистов:

$$\bar{T}_{mn}^{разб} = \max_{v \in V_j} \{t_{vmn}\},$$

где V_j – множество индексов подграфов, которые отлаживаются параллельно.

Время и стоимость отладки при объединении подграфов разбиения определяются следующим образом:

$$\bar{T}_{mn}^{объед} = \sum_k b_{kmn}, \quad \bar{C}_{mn}^{объед} = \sum_v S_{vmn},$$

где b_{kmn} , S_{vmn} – время и стоимость связанной отладки на k -м этапе объединения подграфов.

Задача выбора оптимальной стратегии с учетом временного критерия в общем виде формируется следующим образом: найти минимум

$$\sum_{mn} (\bar{T}_{mn}^{разб} + \bar{T}_{mn}^{объед}) x_{mn}$$

при ограничении

$$\sum_{mn} (\bar{C}_{mn}^{разб} + \bar{C}_{mn}^{объед}) x_{mn} \leq C_{зад},$$

где

$$x_{mn} = \begin{cases} 1, & \text{если выбирается } mn\text{-стратегия системной отладки;} \\ 0 & \text{в противном случае;} \\ C_{зад} & \text{– допустимые затраты на проведение системной отладки.} \end{cases}$$

Выбор варианта разбиения графа Γ на подграфы при решении задачи выбора оптимальной стратегии системной отладки сводится к выбору состава V групп, где V – число программных модулей комплекса при соответствующих ограничениях на возможные комбинации программных модулей в группах. Выбор варианта объединения полученных при разбиении подграфов графа Γ до исходной графовой структуры сводится к выбору состава этапов объединения V^* непустых подграфов в исходную графовую структуру. Максимальное число этапов равно числу непустых подграфов V^* .

Для постановки задачи выбора оптимальной стратегии системной отладки с учетом приведенных положений введем переменные:

$$x_{rv} = \begin{cases} 1, & \text{если } r\text{-й программный модуль включается в } v\text{-ю} \\ & \text{группу (подграф) при разбиении графа } \Gamma; \\ 0 & \text{в противном случае;} \end{cases}$$

$$y_{vk} = \begin{cases} 1, & \text{если } v\text{-я группа (подграф) включается в } k\text{-й этап} \\ & \text{связной отладки, и } \sum_v x_{rv} > 0 \\ 0 & \text{в противном случае.} \end{cases}$$

Рассмотрим получение временных и стоимостных характеристик $\bar{T}_{разб}$, $\bar{C}_{разб}$, $\bar{T}_{объед}$, $\bar{C}_{объед}$ этапов системной отладки при решении задачи выбора оптимальной стратегии с использованием описанного выше подхода.

Временные и стоимостные характеристики системной отладки при использовании определенной стратегии определяются временными и стоимостными характеристиками множества тестов, необходимых для проверки соответствующих структур графа Г.

При использовании различных стратегий отладки применяются тесты двух типов. Тесты первого типа используются для автономной отладки структур комплекса программ, полученных при его разбиении, тесты второго вида – для проверки объединений структур комплекса программ.

Специфической особенностью тестов первого типа является использование таких инструментов тестирования, как «заглушки» и «драйверы». Необходимость их использования объясняется тем, что при разбиении исходной структуры комплекса программ на части требуется моделирование внешних (для полученных частей комплекса) связей по управлению и информации. При этом моделирование информационных связей и связей по управлению, направленных к исследуемой части программ, осуществляется при помощи подпрограмм «драйверов». Моделирование информационных связей и связей по управлению, направленных от исследуемой части программы, осуществляется при помощи подпрограмм «заглушек».

При разбиении исходного комплекса программ на части существенно снижается трудоемкость тестирования и локализации ошибок, так как тесты создаются для несложных маршрутов обработки информации. Однако на создание подпрограмм «заглушек» и «драйверов» требуются дополнительные затраты времени и средств. Эти затраты могут быть достаточно большими, так как создание моделей внешних информационных и логических связей по трудоемкости приближается к трудоемкости создания частей программы, которые они замещают.

При синтезе тестов второго типа каждая часть программы, проверенная на предшествующих этапах отладки, заменяется одной вершиной на графе Г, которая выполняет известную функцию, что существенно облегчает организацию процесса тестирования для определенных структур комплекса программ.

Времена и стоимости автономной отладки подграфов разбиения графа Г с использованием тестов первого типа определяются путем выделения на общей схеме комплекса программ частей, соответствующих программным модулям, включенным в подграф, и

анализа временных и стоимостных характеристик тестов, необходимых для проверки этого подграфа.

Время t_v и стоимость c_v автономной отладки каждого v -го подграфа разбиения включают времена и стоимости подготовки данных для тестирования, реализации процесса тестирования и локализации обнаруженных ошибок:

$$t_v = t_v^{nod} + t_v^{real} + t_v^{лок}; \quad C_v = C_v^{nod} + C_v^{real} + C_v^{лок}, \quad (1)$$

где

$$t_v^{nod} = t_v^{ген} + t_v^{загл} + t_v^{др}; \quad C_v^{nod} = C_v^{ген} + C_v^{загл} + C_v^{др}; \quad (2)$$

$t_v^{ген}$ и $C_v^{ген}$ – время и стоимость генерации тестовых данных для v -го подграфа разбиения; $t_v^{загл}$ и $C_v^{загл}$ – время и стоимость создания необходимых для организации отладки v -го подграфа разбиения подпрограмм «заглушек»; $t_v^{др}$ и $C_v^{др}$ – время и стоимость создания необходимой для проведения отладки v -го подграфа разбиения подпрограммы «драйвера»; t_v^{real} и C_v^{real} – время и стоимость реализации тестов для v -го подграфа разбиения; $t_v^{лок}$ и $C_v^{лок}$ – время и стоимость локализации ошибок, обнаруженных в процессе тестирования v -го подграфа разбиения.

Времена и стоимости, участвующие в выражениях (1) и (2), целесообразно определять по суммарным временам и стоимостям тестов, необходимых для проверки v -го подграфа разбиения:

$$t_v^{ген} = \sum_{i=1}^{I_v} \hat{t}_{iv}^{ген}; \quad t_v^{real} = \sum_{i=1}^{I_v} \hat{t}_{iv}^{real}; \quad t_v^{лок} = \sum_{i=1}^{I_v} \hat{t}_{iv}^{лок} \rho; \quad (3)$$

$$C_v^{ген} = \sum_{i=1}^{I_v} \hat{C}_{iv}^{ген}; \quad C_v^{real} = \sum_{i=1}^{I_v} \hat{C}_{iv}^{real}; \quad C_v^{лок} = \sum_{i=1}^{I_v} \hat{C}_{iv}^{лок} \rho.$$

Здесь ρ – вероятность обнаружения ошибки; I_v – количество тестов, необходимых для проверки v -го подграфа разбиения.

Временные и стоимостные характеристики тестов определяются структурной и вычислительной сложностью соответствующих маршрутов обработки информации, а также квалификацией программиста, его опытом в разработке и отладке программ определенного класса, языком, на котором написаны программные модули комплекса, степенью автоматизации процесса системной отладки и т. п.

Структурная сложность определяется длиной маршрута обработки информации (l) в операторах.

Оценка вычислительной сложности обычно проводится на основании выделения нескольких классов вычислительной сложности и отнесения исследуемого комплекса программ к одному из них.

Для комплексов программ различных классов и фиксированного коллектива программистов методами экспертных оценок могут быть получены графические зависимости времени и стоимости генерации тестовых данных от длины маршрута обработки информации: $T^{ген}(l)$, $C^{ген}(l)$.

Время реализации процесса тестирования при отладке комплексов программ определяется средним количеством тестируемых маршрутов обработки информации N_{cp} и загруженностью технических средств, которая может быть охарактеризована коэффициентом K_p . Коэффициент K_p задает среднее количество обращений к ЭВМ. Таким образом, время и стоимость реализации процесса тестирования определяются выражениями:

$$T^{реал} = \left(\frac{1}{K_p} \right) \cdot N_{cp}; \quad C^{реал} = \tilde{C} \cdot N_{cp},$$

где \tilde{C} – стоимость одного обращения к ЭВМ.

Время и стоимость локализации обнаруженных ошибок определяются средним количеством обращений к ЭВМ, необходимых для их локализации, и загруженностью используемых технических средств (коэффициентом K_p). Среднее количество обращений к ЭВМ для локализации обнаруженной ошибки (K_l) определяется структурной сложностью соответствующего маршрута обработки информации, вычислительной сложностью комплекса программ, квалификацией и опытом программиста и т. п.

Для комплексов программ различных классов и фиксированного коллектива программистов методами экспертных оценок могут быть получены графические и табличные зависимости K_l от длины маршрута обработки информации в операторах $K_l(l)$ или зависимости

$$T^{лок}(l) = \frac{K_l}{K_p} \quad \text{и} \quad C^{лок}(l) = K_l(l) \tilde{C}.$$

С учетом зависимостей $T^{ген}(l)$, $T^{реал}(N_{cp})$, $T^{лок}(l)$, $C^{ген}(l)$, $C^{реал}(N_{cp})$, $C^{лок}(l)$ выражения для временных и стоимостных характеристик множества тестов для v -го подграфа будут иметь вид:

$$\begin{aligned}
t_v^{zen} &= \sum_{i=1}^{I_v} T^{zen}(l_{iv}); \quad t_v^{лок} = \sum_{i=1}^{I_v} T^{лок}(l_{iv}) \rho; \\
C_v^{zen} &= \sum_{i=1}^{I_v} (C^{zen}(l_{iv})); \quad C_v^{лок} = \sum_{i=1}^{I_v} C^{лок}(l_{iv}) \rho
\end{aligned} \tag{4}$$

либо

$$\begin{aligned}
t_v^{zen} &= T^{zen}(l_v^{cp}) N_v^{cp}; \quad t_v^{реал} = T^{реал}(N_v^{cp}); \quad t_v^{лок} = T^{лок}(l_v^{cp}) N_v^{cp} \rho; \\
C_v^{zen} &= C^{zen}(l_v^{cp}) N_v^{cp}; \quad C_v^{реал} = C^{реал}(N_v^{cp}); \quad C_v^{лок} = C^{лок}(l_v^{cp}) N_v^{cp} \rho,
\end{aligned}$$

где l_v^{cp} – средняя длина маршрута в v -м подграфе разбиения; N_v^{cp} – среднее количество маршрутов в v -м подграфе разбиения; ρ – вероятность ошибки.

Времена и стоимости создания подпрограмм «заглушек» для v -го подграфа разбиения могут быть получены на основании следующих выражений:

$$t_v^{загл} = \sum_i \sum_j a_{ij} x_{iv} (1 - x_{jv}) \cdot t_j^{загл}; \quad C_v^{загл} = \sum_i \sum_j a_{ij} x_{iv} (1 - x_{ij}) \cdot C_j^{загл}, \tag{5}$$

где

$$\begin{aligned}
x_{iv} &= \begin{cases} 1, & \text{если между } i\text{-я вершина включена в } v\text{-й подграф;} \\ 0, & \text{если нет,} \end{cases} \\
a_{ij} &= \begin{cases} 1, & \text{если между } i\text{-й и } j\text{-й вершинами графа } \Gamma \text{ есть дуга} \\ & \text{связи по управлению;} \\ 0 & \text{в противном случае.} \end{cases}
\end{aligned}$$

Следует отметить, что в число допустимых разбиений графа Γ целесообразно включать лишь такие разбиения, в которых все вершины имеют связи по управлению, прямо или опосредованно (т. е. осуществляемые через другие программные модули, включенные в v -й подграф разбиения). Следствием такого ограничения является то, что любой v -й подграф разбиения требует создания только одной подпрограммы «драйвера», время и стоимость создания которой определяется следующими выражениями:

$$t_v^{\partial p} = \sum_i \sum_j a_{ij} (1 - x_{iv}) x_{jv} t_i^{\partial p}; \quad C_v^{\partial p} = \sum_i \sum_j a_{ij} (1 - x_{iv}) x_{jv} C_i^{\partial p}. \tag{6}$$

Длины маршрутов обработки информации в подграфах разбиения, средняя длина маршрута и среднее количество маршрутов в подграфах разбиения зависят только от набора программных мо-

А.И. Крапчатов

дулей, включенного в подграф, следовательно, можно записать следующие соотношения:

$$\begin{aligned} t_v^{ген} &= T^{ген}(X_v); t_v^{реал} = T^{реал}(X_v); t_v^{лок} = T^{лок}(X_v)\rho; \\ C_v^{ген} &= C^{ген}(X_v); C_v^{реал} = C^{реал}(X_v); C_v^{лок} = C^{лок}(X_v)\rho, \end{aligned} \quad (7)$$

где $X_v = \{x_{rv}\}$, $r = \overline{1, V}$ характеризует состав программных модулей v -го подграфа разбиения.

С учетом соотношений (4)–(6) время и стоимость автономной отладки подграфа разбиения графа Γ будут иметь вид:

$$\begin{aligned} T^{разб} &= \sum_v (T^{ген}(X_v) + T^{реал}(X_v) + T^{лок}(T_v)\rho) + \\ &+ \sum_i \sum_j a_{ij} (x_{iv}(1 - x_{jv}) \cdot t_j^{загл} + x_{jv}(1 - x_{iv}) \cdot t_i^{оп}); \\ C^{разб} &= \sum_v (C^{ген}(X_v) + C^{реал}(X_v) + C^{лок}(T_v)\rho) + \\ &+ \sum_i \sum_j a_{ij} (x_{iv}(1 - x_{jv}) \cdot C_j^{загл} + x_{jv}(1 - x_{iv}) \cdot C_i^{оп}). \end{aligned}$$

При связной отладке полученных подграфов разбиения используются тесты второго типа. Время и стоимость связной отладки на каждом этапе объединения определяются путем выделения на общей схеме комплекса программ частей, соответствующих программным модулям, включенным в этап связной отладки, и определения временных и стоимостных характеристик тестов, необходимых для проверки подграфов этого этапа в совокупности. При этом части общей схемы, соответствующие подграфам, включенным в рассматриваемый этап объединения, заменяются одной вершиной. Кроме того, одной вершиной заменяются совокупности подграфов, которые участвовали в предшествующих этапах связного тестирования.

Время и стоимость связной отладки включают время и стоимость подготовки данных $b_k^{нод}$, $S_k^{нод}$; время и стоимость реализации тестов $b_k^{реал}$, $S_k^{реал}$; время и стоимость локализации обнаружения ошибок $b_k^{лок}$, $S_k^{лок}$:

$$b_k = b_k^{нод} + b_k^{реал} + b_k^{лок}; S_k = S_k^{нод} + S_k^{реал} + S_k^{лок}. \quad (8)$$

Здесь k – индекс этапа объединения.

Времена и стоимости, участвующие в выражении (8), могут быть определены как суммарные временные и стоимостные характеристики тестов, необходимых для проверки структуры k -го этапа объединения:

$$\begin{aligned} b_k^{nod} &= \sum_{j=1}^{J_k} \hat{b}_{jk}^{nod}; \quad b_k^{real} = \sum_{j=1}^{J_k} \hat{b}_{jk}^{real}; \quad b_k^{лок} = \sum_{j=1}^{J_k} \hat{b}_{jk}^{лок} \rho; \\ s_k^{nod} &= \sum_{j=1}^{J_k} \hat{s}_{jk}^{nod}; \quad s_k^{real} = \sum_{j=1}^{J_k} \hat{s}_{jk}^{real}; \quad s_k^{лок} = \sum_{j=1}^{J_k} \hat{s}_{jk}^{лок} \rho, \end{aligned} \quad (9)$$

где J_k – количество тестов k -го этапа объединения.

Для программ различных классов и фиксированного коллектива программистов методами экспертных оценок могут быть получены графические и табличные зависимости временных и стоимостных характеристик подготовки данных и локализации ошибок от длины маршрутов, включающих объединенные вершины $B_k^{nod}(l)$, $B_k^{лок}(l)$, $s_k^{nod}(l)$, $s_k^{лок}(l)$.

Для определения времени и стоимости реализации процесса тестирования используются зависимости $B^{real} = \left(1/K_p\right) N^{cp}$, $s^{real} = \tilde{C} N^{cp}$.

С учетом приведенных рассуждений выражения для временных и стоимостных характеристик k -го этапа связного тестирования будут иметь вид:

$$\begin{aligned} b_k^{nod} &= \sum_{j=1}^{J_k} B^{nod}(l_{jk}); \quad b_k^{лок} = \sum_{j=1}^{J_k} B^{лок}(l_{jk}) \rho; \\ s_k^{nod} &= \sum_{j=1}^{J_k} s^{nod}(l_{jk}); \quad s_k^{лок} = \sum_{j=1}^{J_k} s^{лок}(l_{jk}) \rho \end{aligned} \quad (10)$$

либо

$$\begin{aligned} b_k^{nod} &= B^{nod}(l_k^{cp}) N_k^{cp}; \quad b_k^{real} = B^{real}(N_k^{cp}); \quad b_k^{лок} = B^{лок}(l_k^{cp}) N_k^{cp} \rho; \\ s_k^{nod} &= s^{nod}(l_k^{cp}) N_k^{cp}; \quad s_k^{real} = s^{real}(N_k^{cp}); \quad s_k^{лок} = s^{лок}(l_k^{cp}) N_k^{cp} \rho, \end{aligned}$$

где l_{jk} – длина j -го маршрута обработки информации на k -м этапе связной отладки, l_k^{cp} – средняя длина маршрута на k -м этапе связ-

ной отладки, N_k^{cp} – среднее количество маршрутов обработки информации на k -м этапе связной отладки.

Длина маршрута, средняя длина маршрута, среднее количество маршрутов для участков общей схемы комплекса программ, исследуемых на различных этапах связной отладки, зависят от набора подграфов, присоединяемого к отлаживаемой части комплекса, программных модулей, входящих в эти подграфы, набора подграфов, участвующих в предшествующих этапах связной отладки. Поэтому можно записать следующие выражения для временных и стоимостных характеристик k -го этапа связной отладки:

$$\begin{aligned} b_k^{nod} &= B^{nod}(y_k, Y_{K-1}); b_k^{peal} = B^{peal}(y_k, Y_{K-1}); b_k^{лок} = B^{лок}(y_k, Y_{K-1})\rho; \\ S_k^{nod} &= S^{nod}(y_k, Y_{K-1}); S_k^{peal} = S^{peal}(y_k, Y_{K-1}); S_k^{лок} = S^{лок}(y_k, Y_{K-1})\rho, \end{aligned} \quad (11)$$

где $y_k = \{y_{kv} X_{rv}\}$, $r=1, \bar{V}$, $v=1, V^*$ – переменные, определяющие состав подграфов и программных модулей, участвующих в k -м этапе связной отладки; $Y_{K-1} = y_1, y_2, \dots, y_{k-1}$ – множество переменных, определяющих состав $(k-1)$ предшествующих этапов связной отладки.

Таким образом, с использованием выражений (8)–(11) определяются время и стоимость связной отладки комплекса программ:

$$\begin{aligned} \bar{T}^{объед} &= \sum_K \left[B^{nod}(y_k, Y_{K-1}) + B^{peal}(y_k, Y_{K-1}) + B^{лок}(y_k, Y_{K-1})\rho \right]; \\ \bar{C}^{объед} &= \sum_K \left[S^{nod}(y_k, Y_{K-1}) + S^{peal}(y_k, Y_{K-1}) + S^{лок}(y_k, Y_{K-1})\rho \right]. \end{aligned}$$

Задача выбора оптимальной стратегии системной отладки с учетом временного критерия будет иметь вид:

$$\begin{aligned} &\sum_v \left\{ T^{ген}(X_v) + T^{peal}(X_v) + T^{лок}(X_v)\rho + \right. \\ &\left. + \sum_i \sum_j a_{ij} \left[x_{iv}(1-x_{jv}) \cdot t_j^{загл} + x_{jv}(1-x_{iv}) \cdot t_i^{доп} \right] \right\} + \\ &+ \sum_k \left[B^{ген}(y_k, Y_{K-1}) + B^{peal}(y_k, Y_{K-1}) + B^{лок}(y_k, Y_{K-1})\rho \right] \rightarrow \min \end{aligned} \quad (12)$$

при ограничениях на стоимость организации и проведения системной отладки:

$$\begin{aligned}
& \sum_v \left\{ C^{zen}(X_v) + C^{real}(X_v) + C^{лок}(X_v) \rho + \right. \\
& \left. + \sum_i \sum_j a_{ij} \left[x_{iv} (1 - x_{jv}) \cdot C_j^{3azl} + x_{jv} (1 - x_{iv}) \cdot C_j^{dp} \right] \right\} + \\
& + \sum_k \left[S^{zen}(y_k, Y_{K-1}) + S^{real}(y_k, Y_{K-1}) + S^{лок}(y_k, Y_{K-1}) \rho \right] \leq C_{3ad}
\end{aligned} \tag{13}$$

и ограничениях, задающих возможные варианты объединения и разбиения графа Γ :

$$\sum_v x_{rv} = 1; \quad r = \overline{1, V}, \tag{14}$$

т. е. r -й программный модуль, который должен включаться только в один подграф разбиения графа Γ при автономной отладке;

$$\sum_i \sum_j a_{ij} (1 - x_{iv}) \cdot x_{jv} \leq 1, \quad v = \overline{1, V}, \tag{15}$$

т. е. есть для каждого v -го подграфа разбиения необходимо создание только одной подпрограммы «драйвера»;

$$y_{fk} \leq a_{ij} x_{vk} x_{jf}, \quad i = \overline{1, V}; \quad j = \overline{1, V}; \quad v = \overline{1, V}; \quad f = \overline{1, V}; \quad k = \overline{1, f}; \tag{16}$$

т. е. в k -й этап связной отладки могут включаться только подграфы, имеющие связи по управлению;

$$y_{k+1, v} \geq y_{k, v}; \quad v = \overline{1, V}; \quad k = \overline{2, V}; \tag{17}$$

(если v -й подграф включен в k -й этап связной отладки, он включается во все последующие этапы связной отладки);

$$y_{k, v} \leq \sum_r x_{rv}; \quad v = \overline{1, V}; \quad k = \overline{1, V}; \tag{18}$$

т. е. в v -й подграф может включаться в k -й этап связной отладки тогда и только тогда, когда множество его вершин непустое;

$$\sum_r x_{rv} \left(\sum_k y_{kv} \right) \geq \sum_r x_{rv}; \quad r = \overline{1, V}; \tag{19}$$

(если v -й подграф непустой, он должен быть включен хотя бы в один этап связной отладки).

Задача выбора оптимальной стратегии системной отладки с учетом стоимостного критерия будет иметь вид:

А.И. Крапчатов

$$\begin{aligned} & \sum_v \left\{ C^{ген} (X_v) + C^{реал} (X_v) + C^{лок} (X_v) \rho + \right. \\ & \left. + \sum_i \sum_j a_{ij} \left[x_{iv} (1 - x_{jv}) \cdot C_j^{загл} + x_{jv} (1 - x_{iv}) \cdot C_j^{оп} \right] \right\} + \\ & + \sum_k \left[S^{ген} (y_k, Y_{K-1}) + S^{реал} (y_k, Y_{K-1}) + S^{лок} (y_k, Y_{K-1}) \rho \right] \rightarrow \min \end{aligned}$$

при ограничении на общее время проведения системной отладки

$$\begin{aligned} & \sum_v \left\{ T^{ген} (X_v) + T^{реал} (X_v) + T^{лок} (X_v) \rho + \right. \\ & \left. + \sum_i \sum_j a_{ij} \left[x_{iv} (1 - x_{jv}) \cdot t_j^{загл} + x_{jv} (1 - x_{iv}) \cdot t_i^{оп} \right] \right\} + \\ & + \sum_k \left[S^{ген} (y_k, Y_{K-1}) + S^{реал} (y_k, Y_{K-1}) + S^{лок} (y_k, Y_{K-1}) \rho \right] \leq T_{зад}, \end{aligned}$$

где $T_{зад}$ – допустимое время на проведение системной отладки, и ограничениях типа (14) – (19).

Решение задачи выбора оптимальной стратегии системной отладки в общем виде представляет значительные трудности, так как даже для участков общей схемы с фиксированной структурой определение средних длин (L^p) и среднего количества маршрутов обработки информации (N^p), определяющих временные и стоимостные характеристики системной отладки, могут быть получены только алгоритмическим путем. Поэтому в ряде практических случаев необходимо рассматривать постановки и решения частных задач выбора оптимальной стратегии системной отладки, имеющих более простую структуру и меньшую вычислительную сложность.

Примечания

¹ *Луцаев В.В.* Обеспечение качества программных средств. М.: СИНТЕГ, 2001.
Достоверность, защита и резервирование информации в АСУ / А.Г. Мамиканов, В.В. Кульба, А.Б. Шелков. М.: Энергоатомиздат, 1986.