

Б.Г. Коноплев, Е.А. Рындин, В.Г. Ивченко

ИССЛЕДОВАНИЕ СПОСОБОВ РЕАЛИЗАЦИИ МИКРОСИСТЕМ НА ОСНОВЕ ПЛИС, БМК И В ВИДЕ ЗАКАЗНЫХ ИС

В связи с ростом степени интеграции и функциональной сложности СБИС, все более важное значение приобретает проблема сокращения сроков проектирования и достижение при этом требуемых технических характеристик (эффективности использования площади кристалла, быстродействия и др.). Одним из первых этапов решения данной проблемы является правильный выбор способа реализации разрабатываемой СБИС (на основе ПЛИС, БМК, заказной интегральной схемы (ЗИС)), позволяющий оптимизировать соотношение между техническими и экономическими показателями. Поэтому разработка моделей для оценки средней длины связей и среднего времени задержки СБИС, реализованных различными способами, является актуальной задачей.

В данной работе для оценки характеристик ЗИС и БМК использованы модели [1], а для ПЛИС разработаны модели средней длины связей $l_{\text{CP}}^{\text{ПЛИС}}$ и времени задержки $\tau_{\text{CP}}^{\text{ПЛИС}}$, основанные на представлении Доната и приближении Кииза:

$$l_{\text{CP}}^{\text{ПЛИС}} = \frac{1}{m N_{\text{C}}^{\text{ПЛМ}}} \sqrt{\frac{S^{\text{ПЛИС}}}{N_{\text{C}}}} \left(\frac{1}{3} \sqrt[3]{N_{\text{C}}} + N_{\text{C}}^{\text{ПЛМ}} (2k + 2^k + 4m) \right); \tau_{\text{CP}}^{\text{ПЛИС}} = \rho_{\diamond} C_0 (l_{\text{CP}}^{\text{ПЛИС}})^2 + \frac{8\Delta^2}{(\mu_n^s + \mu_p^s) U_{\text{ПИТ}}},$$

где N_{C} - число задействованных блоков ПЛИС; $N_{\text{C}}^{\text{ПЛМ}}$ - число ПЛМ в блоке ПЛИС; $S^{\text{ПЛИС}}$ - площадь кристалла; k, m - число входов и выходов ПЛМ; μ_n^s, μ_p^s - подвижности электронов и дырок в каналах; $U_{\text{ПИТ}}$ - напряжение питания; Δ - минимальный топологический размер; ρ_{\diamond}, C_0 - удельные сопротивление и емкость линий связи.

1. Быстродействующие матричные БИС и СБИС. Теория и проектирование /Под ред. Б.Н.Файзулаева и И.И.Шагурина. - М.: Радио и связь, 1989. - 304 с.